

Structure of IC wafer

Publication number: CN2457740Y

Publication date: 2001-10-31

Inventor: WU CHENGJIAO (CN); CHEN XINZHU (CN)

Applicant: PEIJING CO LTD TAIWAN (CN)

Classification:

- international: H01L23/053; H01L23/057; H01L23/10; H01L23/498;
H01L23/02; H01L23/48; (IPC1-7): H01L23/02;
H01L23/12; H01L23/50

- European: H01L23/053; H01L23/057; H01L23/10; H01L23/498A

Application number: CN20012000427U 20010109

Priority number(s): CN20012000427U 20010109

Also published as:



EP1221716 (A2)

US6635953 (B2)

US2002089039 (A)

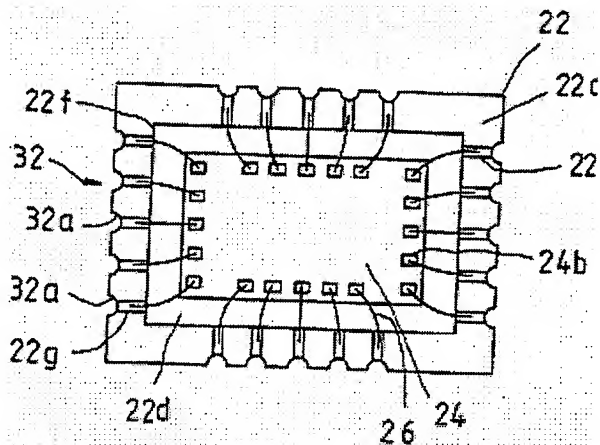
EP1221716 (A3)

[Report a data error here](#)

Abstract not available for CN2457740Y

Abstract of corresponding document: **US2002089039**

An IC chip package is constructed to comprise a substrate, a chip, adhesive means, and a cover. The substrate comprises a top side and a receiving chamber, the receiving chamber having an opening disposed in the top side. The top side of the substrate is provided with a plurality of connecting pads arranged around the opening of the receiving chamber. The chip is fixedly mounted in the receiving chamber and is provided with a plurality of connecting pads respectively electrically connected to the connecting pads of the substrate by means of bonding wires. The adhesive means is applied on the connecting area between the bonding wires and the connecting pads of the substrate. The cover is fixedly fastened to the adhesive means to close the opening of the receiving chamber.



Data supplied from the esp@cenet database - Worldwide

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 23/02

H01L 23/12 H01L 23/50

[12] 实用新型专利说明书

[21] ZL 专利号 01200427.8

[45] 授权公告日 2001 年 10 月 31 日

[11] 授权公告号 CN 2457740Y

[22] 申请日 2001.1.9

[73] 专利权人 台湾沛晶股份有限公司

地址 台湾新竹县竹北市中华路 676 巷 16 号

[72] 设计人 吴澄郊 陈信助

[21] 申请号 01200427.8

[74] 专利代理机构 中科专利商标代理有限责任公司

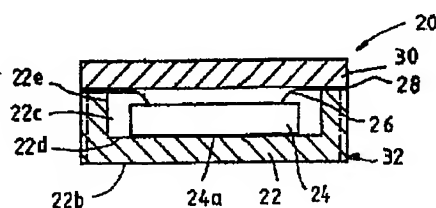
代理人 汤保平

权利要求书 3 页 说明书 7 页 附图页数 3 页

[54] 实用新型名称 集成电路晶片的构装

[57] 摘要

本实用新型是有关于一种集成电路晶片的构装,主要包含有一承载体、一晶片、一粘著物以及一遮盖,其中该承载体,具有一顶面及一容室,该容室具有一开口,是位于该顶面上,且该顶面布设有数目的焊垫;该晶片,是固设于该容室中,亦具有数目的焊垫,并藉由数目的焊线而分别与该承载体的焊垫连接;该粘著物,是布设于各该焊线与该承载体焊垫的衔接处;而该遮盖,是与该粘著物固接,并可封闭该容室开口。



ISSN 1008-4274

权 利 要 求 书

- 5 1. 一种集成电路晶片的构装, 其特征在于, 包含有:
 一载体, 具有一顶面、一底面及一容室, 该容室具有一开口, 是
 位于该顶面上, 且该顶面于该开口周缘布设有数目的焊垫;
 一晶片, 是固设于该容室中, 该晶片具有数目的焊垫;
 数目的焊线, 是分别电性连接该载体上的焊垫与该晶片的焊垫;
10 一粘著物, 是布设于各该焊线与该载体焊垫的衔接处;
 一可封闭该容室开口的遮盖, 是与该粘著物固接。
2. 根据权利要求 1 所述的一种集成电路晶片的构装, 其特征在于,
 其中该容室具有一底部以及一位于该底部周缘的侧壁, 该底部与该侧壁
 上设有一防水层, 而该晶片是固设于该底部的防水层上。
- 15 3. 根据权利要求 2 所述的一种集成电路晶片的构装, 其特征在于,
 其中该防水层是为金属材质所制成。
4. 根据权利要求 1 所述的一种集成电路晶片的构装, 其特征在于,
 其中该载体包含有:
 一板状体, 具有一顶面及一底面;
20 一框体, 具有一顶面、一底面以及一贯穿该顶、底面的孔, 其中该
 框体顶面设有前述的焊垫, 该框体底面则固接于该板状体的顶面。
5. 根据权利要求 4 所述的一种集成电路晶片的构装, 其特征在于,
 其中该板状体的顶面具有一防水层, 而该框体的底面是固接于该防水层
 上。
- 25 6. 根据权利要求 5 所述的一种集成电路晶片的构装, 其特征在于,
 其中该防水层是为金属材质所制成。
7. 根据权利要求 4 所述的一种集成电路晶片的构装, 其特征在于,
 其中还包含有一连接装置, 该装置包含有数目的贯孔及金属接脚, 各该贯
 孔是电性连接该框体顶面的焊垫至该框体的底面, 而各该接脚, 其一端
30 是夹置固定于该框体底面与该板状体顶面之间, 并与该贯孔电性连接,

且该接脚的另一端则位于该板状体外部并弯析成预定形状。

8. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该承载体是为一选自塑胶、强化塑胶、玻璃纤维或陶瓷等材料之一所制成。

5 9. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该粘著物是选自硅树脂、环氧树脂、丙烯酸树脂、聚硫亚胺、玻璃等材质之一所制成。

10 10. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该粘著物是为一双面胶带。

11. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该遮盖是为透明材质所制成。

12. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该遮盖具有一通孔, 该通孔是与该承载体的容室对应连通, 且该通孔中至少封设固定有一镜片。

15 13. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该遮盖具有一座体及一镜头, 该座体是与该粘著物衔接, 并具有一贯穿该座体顶底面的螺孔; 而该镜头, 具有一筒体以及至少一封设于该筒体中的镜片, 且该筒体是锁合于该螺孔中。

20 14. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中该承载体顶面还布设有若干电子元件, 是与位于该承载体顶面的焊垫电性连接。

15 15. 根据权利要求1所述的一种集成电路晶片的构装, 其特征在于, 其中还包含有一连接装置, 该装置是用以电性连接该承载体上的焊垫至该承载体外部。

25 16. 根据权利要求15所述的一种集成电路晶片的构装, 其特征在于, 其中该连接装置, 是为开设于该承载体周缘, 连通该承载体顶面焊垫至该承载体底面的多数贯孔。

30 17. 根据权利要求15所述的一种集成电路晶片的构装, 其特征在于, 其中该连接装置, 包含有多数贯孔及焊球, 其中各该贯孔, 是电性连接该承载体顶面焊垫至该承载体的底面, 而各该焊球, 是布植于该

承载体的底面，并分别与各该贯孔电性连接。

18. 根据权利要求15所述的一种集成电路晶片的构装，其特征在于，其中该连接装置，是为多数的金属接脚，各该接脚的一端是与位于该承载体顶面的焊垫电性连接，另一端则位于该承载体外部并弯折成预定形状。

说 明 书

5

集成电路晶片的构装

本实用新型是与集成电路晶片的构装有关，特别是指一种小尺寸集成电路晶片的构装结构。

请参阅图 1，为一种习用的集成电路晶片的构装 10，该构装 10 大体上包含有一承载体 11、一晶片 12 及一遮盖 13，其中该承载体 11 具有一开口向上的容室 14，该容室 14 的底部布设有预定数目及态样的焊垫 16，该晶片 12 则粘著固接于该容室 14 底部中央位置上，并藉由焊线 17 与各该焊垫 16 电性连接，而该遮盖 13，是用以封抵住该承载体 11 的开口端，以保护该晶片 12 不受外力破坏或杂物污染，且当该晶片 12 是为影像用晶片时，该遮盖 13 则为透明物质所制成。

上述构装 10，因该容室 14 底部必须同时容装晶片 12 以及承载体 11 的焊垫 16，且晶片 12 与该容室 14 的壁面之间，必须提供足够的空间供打线器活动，以致该容室 14 底部的面积，将远大于晶片本身的面积，如此一来，对于现行电子产品“轻、薄、短、小”的体积诉求而言，此等构装方式并非十分适用。

其次，上述构装 10 的承载体 11，若采用现行一般强化塑胶材质的印刷电路板制造时，长期使用之下，水气将穿透电路板进入该容室 14 中，而影响晶片 12 的使用寿命，因此，制造者必须于该容室 14 底部加设一防水阻隔层，然而，该阻隔层必须避开各该焊垫 16 设置的位置，以便焊线 17 可与焊垫 16 连接，造成阻隔层设置的困难度增加，阻隔水气的效果亦大打折扣，基此，遂有制造者采用质地较为细密的陶瓷材料来制造该承载体 11，惟陶瓷材料亦无法百分之一百阻隔水气，其成本却较塑胶材质的印刷电路板昂贵。

缘此，本实用新型的主要目的在于提供一种集成电路晶片的构装，

可大幅缩小其整体构装体积。

本实用新型的又一目的在于提供一种集成电路晶片的构装结构，可有效阻隔水气，且成本低廉。

为达成上述的目的，本实用新型所提供的一种集成电路晶片的构装，包含有：一承载体，具有一顶面、一底面及一容室，该容室具有一开口，是位于该顶面上，且该顶面于该开口周缘布设有数目的焊垫；一晶片，是固设于该容室中，该晶片具有数目的焊垫；数目的焊线，是分别电性连接该承载体的焊垫与该晶片的焊垫；一粘著物，是布设于各该焊线与该承载体焊垫的衔接处；一遮盖，是与该粘著物固接，并可封闭该容室开口。

其中该容室具有一底部以及一位于该底部周缘的侧壁，该底部与该侧壁上设有一防水层，而该晶片是固设于该底部的防水层上。

其中该防水层是为金属材质所制成。

其中该承载体包含有：一板状体，具有一顶面及一底面；一框体，具有一顶面、一底面以及一贯穿该顶、底面的孔，其中该框体顶面设有前述的焊垫，该框体底面则固接于该板状体的顶面。

其中该板状体的顶面具有一防水层，而该框体的底面是固接于该防水层上。

其中该防水层是为金属材质所制成。

其中还包含有一连接装置，该装置包含有数目的贯孔及金属接脚，各该贯孔是电性连接该框体顶面的焊垫至该框体的底面，而各该接脚，其一端是夹置固定于该框体底面与该板状体顶面之间，并与该贯孔电性连接，且该接脚的另一端则位于该板状体外部并弯折成预定形状。

其中该承载体是为一选自塑胶、强化塑胶、玻璃纤维或陶瓷等材料之一所制成。

其中该粘著物是选自硅树脂、环氧树脂、丙烯酸树脂、聚硫亚胺、玻璃等材质之一所制成。

其中该粘著物是为一双面胶带。

其中该遮盖是为透明材质所制成。

其中该遮盖具有一通孔，该通孔是与该承载体的容室对应连通，且

该通孔中至少封设固定有一镜片。

其中该遮盖具有一座体及一镜头，该座体是与该粘著物衔接，并具有一贯穿该座体顶底面的螺孔；而该镜头，具有一筒体以及至少一封设于该筒体中的镜片，且该筒体是锁合于该螺孔中。

5 其中该承载体顶面还布设有若干电子元件，是与位于该承载体顶面的焊垫电性连接。

其中还包含有一连接装置，该装置是用以电性连接该承载体上的焊垫至该承载体外部。

10 其中该连接装置，是为开设于该承载体周缘，连通该承载体顶面焊垫至该承载体底面的多数贯孔。

其中该连接装置，包含有多数贯孔及焊球，其中各该贯孔，是电性连接该承载体顶面焊垫至该承载体的底面，而各该焊球，是布植于该承载体的底面，并分别与各该贯孔电性连接。

15 其中该连接装置，是为多数的金属接脚，各该接脚的一端是与位于该承载体顶面的焊垫电性连接，另一端则位于该承载体外部并弯折成预定形状。

藉由本实用新型所揭露的技术内容，本实用新型更可轻易地于该容室的整个壁面设置防水阻隔层，以阻隔水气进入该容室中，如此一来，该承载体可采用现行一般印刷电路板制造，以降低成本。

20 为使审查委员能详细了解本实用新型的实际构造及特点，兹列举以下实施例并配合图示说明如后，其中：

图 1 是一种习用集成电路晶片的构装；

图 2 是本实用新型第一较佳实施例的剖视图；

图 3 是本实用新型第一较佳实施例的顶视图，其中遮盖已移除；

25 图 4 是本实用新型第一较佳实施例的使用示意图；

图 5 是本实用新型第二较佳实施例的剖视图；

图 6 是本实用新型第三较佳实施例的剖视图；

图 7 是本实用新型第四较佳实施例的剖视图；

图 8 是本实用新型第五较佳实施例的剖视图；

30 图 9 是本实用新型第六较佳实施例的剖视图；

图 1 0 是本实用新型第七较佳实施例的剖视图。

请先参阅图 2 至图 4，是本实用新型第一较佳实施例所提供的集成电路晶片构装 2 0，主要包含有一载体 2 2、一晶片 2 4、多数的焊线 2 6、一粘著物 2 8、一遮盖 3 0 及一连接装置 3 2，其中：

5 该载体 2 2，是可为塑胶、玻璃纤维、强化塑胶、陶瓷…等材质所制成的电路板 (Printed Circuit Board, P C B)，其具有一顶面 2 2 a、一底面 2 2 b 及一容室 2 2 c，该容室 2 2 c 具有一底部 2 2 d、一位于该底部 2 2 d 周缘的侧壁 2 2 e 以及一位于该顶面 2 2 a 与外界相通的开口 2 2 f，而该顶面 2 2 a，环绕于该开口 2 2 f 周缘布设有多个的焊垫 2 2 g。

该晶片 2 4，是藉由一粘著物 2 4 a，而固定于该容室 2 2 c 底部 2 2 d，且该晶片 2 4 的表面具有多数的焊垫 2 4 b。

15 各该焊线 2 6，是由黄金或铝等金属材质制成，是利用打线器 (图中未示) 先以其一端与该晶片 2 4 的焊垫 2 4 b 连接，其另一端则以几乎近水平延伸的方式，再与该载体 2 2 的焊垫 2 2 g 连接。

该粘著物 2 8，是可为硅树脂 (Silicones)、环氧树脂 (Epoxies)、丙烯酸树脂 (Acrylics)、聚硫亚胺 (Polyamides)、低熔点的玻璃或双面胶带等材质所构成，该粘著物 2 8 是布设于该载体 2 2 顶面 2 2 a，用以覆盖保护各该焊线 2 8 与该载体 2 2 焊垫的衔接处。

20 该遮盖 3 0，是可为不透明的塑胶、金属或透明的玻璃、塑胶等材质所制成的板状体，该遮盖 3 0 的一面是与该粘著物 2 8 固接，用以封闭住该容室 2 2 c 的开口 2 2 f，以保护该晶片 2 4 不受外力破坏或杂物污染。

而该连接装置 3 2，其主要功能是用以电性连接该载体上的焊垫 2 2 g 至该载体外部；本实施例中，该连接装置 3 2 是为开设于该载体 2 2 周缘，用以连通该载体 2 2 顶面 2 2 a 焊垫 2 2 g 至该载体 2 2 底面 2 2 b 的多数贯孔 3 2 a (through hole)，藉此，如图 4 所示，当该构装 2 0 欲组装于一外界的电路板 3 6 上时，可藉由焊锡 3 8 衔接各该贯孔 3 2 a，使该电路板 3 6 上布设的线路 (图中未示) 可与
30 该晶片 2 4 电性导通。

藉由上述的组合，该集成电路晶片构装 2 0，其承载体 2 2 容室 2 2 c 底部 2 2 d 仅容装该晶片 2 4，且焊线 2 6 的第二焊接点（焊垫 2 2 g）是位于该承载体 2 2 顶面 2 2 a，是为一开放的空间，可供打线器自由活动，因此该容室 2 2 c 底部 2 2 d 的面积，可尽其可能地缩小至与该晶片 2 4 的面积几近相同，故可大幅地缩小该构装 2 0 的整体体积，以达到晶片尺寸般构装（chip size package）的目的，并解决习用技术的缺点。

请参阅图 5，是本实用新型第二较佳实施例所提供的集成电路晶片构装 4 0，其主要包含有一承载体 4 1、一晶片 4 2、多数的焊线 4 3、一粘著物 4 4、一遮盖 4 5 及一连接装置 4 6，其与前一实施例的差异在于：

该承载体 4 1 的容室 4 1 a 底部 4 1 b 及侧壁 4 1 c 上设有一金属材质制成的防水层 4 1 d，而该晶片 4 2 是固设于该底部 4 1 b 的防水层 4 1 d 上。

其次，该遮盖 4 5 具有一凸垣 4 5 a 与该承载体 4 1 的外侧壁衔接，以增进该遮盖 4 5 的固著稳定性。

再者，该连接装置 4 6，本实施例中，是包含有连通该承载体 4 1 顶面焊垫（图中未示）至该承载体 4 1 底面的多数贯孔 4 6 a（through hole），以及布植于该承载体 4 1 底面，与各该贯孔 4 6 a 电性连接的多数个焊球 4 6 b（solder ball）。

藉由上述的组合，该晶片构装 4 0 的该防水层 4 1 d 可有效地阻隔水气进入该容室 4 1 a 中，并可提供良好的散热效果，且该承载体 4 1 可采用价格较低廉的塑胶材质制造，以降低成本。

请参阅图 6，是本实用新型第三较佳实施例所提供的集成电路晶片构装 5 0，其主要包含有一承载体 5 1、一晶片 5 2、多数的焊线 5 3、一粘著物 5 4、一遮盖 5 5 及一连接装置 5 6，其与前述实施例的差异在于：

该承载体 5 1，包含有一板状体 5 7 及一框体 5 8，该板状体 5 7 具有一顶面 5 7 a 及一底面 5 7 b，且该顶面 5 7 a 布设有一金属材质制成的防水层 5 7 c；而该框体 5 8，具有一顶面 5 8 a、一底面 5 8

b 以及一贯穿该顶、底面 5 8 a、5 8 b 的孔 5 8 c，其中该框体 5 8 顶面 5 8 a 设有多数的焊垫（图中未示），该框体 5 8 底面则固接于该板状体 5 7 顶面 5 7 a 的防水层 5 7 c 上，而封闭住该孔 5 8 c 位于该框体 5 8 底面 5 8 b 的开口，藉此，该孔 5 8 c 孔壁与该板状体 5 7 的顶面 5 7 a 可形成一容室 5 8 d，用以供前述的晶片 5 2 容装。

其次，该遮盖 5 5 面对该容室 5 8 d 位置具有一凹陷部 5 5 a，以提供更大的空间，避免该遮盖 5 5 抵触到焊线 5 3。

再者，该连接装置 5 6，于本实施例中，包含有连通该框体 5 8 顶面 5 8 a 焊垫至该框体 5 8 底面 5 8 b 的多数贯孔 5 6 a (through hole)，以及多数的金属接脚 5 6 b (lead)，各该接脚 5 6 b 的一端 5 6 c 是夹置固定于该框体 5 8 底面 5 8 b 与该板状体 5 7 顶面 5 7 a 之间，并与该贯孔 5 6 a 电性连接，各该接脚的另一端 5 6 d 则位于该承载体 5 1 外部并弯折成预定形状。

请参阅图 7，是本实用新型第四较佳实施例所提供的集成电路晶片构装 6 0，其主要包含有一承载体 6 1、一晶片 6 2、多数的焊线 6 3、一粘著物 6 4、一遮盖 6 5 及一连接装置 6 6，其与前述各实施例的差异在于：

该遮盖 6 5，具有一座体 6 5 a 及一镜头 6 5 b 该座体 6 5 a 是与该粘著物 6 4 固接，并具有一贯穿该座体顶底面的螺孔 6 5 c；而该镜头 6 5 b，具有一筒体 6 5 d 及封设于该筒体 6 5 d 中的镜片 6 5 e，且该筒体 6 5 d 是锁合于该螺孔 6 5 c 中。在此需说明的是，该镜头 6 5 b 利用螺纹锁合方式与该座体 6 5 a 衔接，可方便调整该镜头 6 5 b 至该晶片 6 2 的距离（焦距），惟其亦可采用他种方式与该座体 6 5 a 固接。

其次，该连接装置 6 6，于本实施例中，包含有多数的金属接脚 6 6 a (lead)，各该接脚 6 6 a 的一端 6 6 b 是与该承载体 6 1 顶面焊垫（图中未示）电性连接，另一端 6 6 c 则位于该承载体 6 1 外部并弯折成预定形状。

请参阅图 8，是本实用新型第五较佳实施例所提供的集成电路晶片构装 7 0，其主要包含有一承载体 7 1、一晶片 7 2、多数的焊线 7 3、

一粘著物 7 4、一遮盖 7 5 及一连接装置 7 6，其与前述各实施例的差异在于：

该遮盖 7 5，具有一通孔 7 5 a，该通孔 7 5 a 是对应该晶片 7 2 位置，且该通孔 7 5 a 中至少封设固定有一镜片 7 5 b。

5 请参阅图 9，是本实用新型第六较佳实施例所提供的集成电路晶片构装 8 0，其主要包含有一承载体 8 1、一晶片 8 2、多数的焊线 8 3、一粘著物 8 4 以及一遮盖 7 5，其与前述第一实施例的差异在于：

10 该承载体 8 1 的顶面尚布设有若干电子元件 8 1 a，各该元件 8 1 a 并布线（图中未示）与该承载体 8 1 顶面的焊垫（图中未示）电性连接，如此一来，该构装 8 0 可成为一具特定功能的模组使用。

请参阅图 1 0，是本实用新型第七较佳实施例所提供的集成电路晶片构装 9 0，其主要包含有一承载体 9 1、一晶片 9 2、多数的焊线 9 3、一粘著物 9 4、一遮盖 9 5 以及一连接装置 9 6，其与前述各实施例的差异在于：

15 该连接装置 9 6，于本实施例中，包含有多数的金属接脚 9 6 a（lead），各该接脚 9 6 a 的一端 9 6 b 是位于该承载体 9 1 的顶面上，且各该接脚 9 6 a 的该端 9 6 b 上具有一焊垫（图中未示），并且该焊垫是与该焊线 9 3 连接，而该接脚 9 6 a 的另一端 9 6 c 则位于该承载体 9 1 外部并弯折成预定形状。

20 综上所述，本实用新型集成电路晶片的构装，确实具有体积小及阻隔水气的优点，足以解决习用技术的缺点，故本发明的实用性与进步性当毋庸置疑，今为保障申请人的权益，遂依法提出专利申请，祈请审查委员详加审查，并早日赐准本案专利，则为申请人是幸。

说明书附图

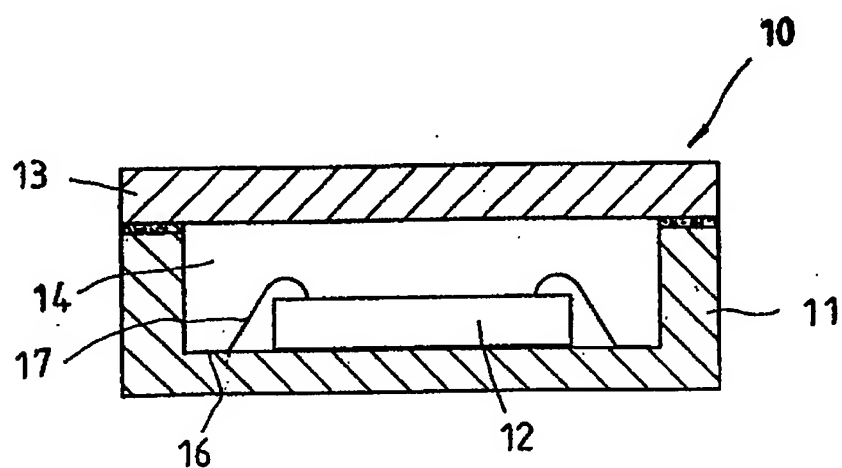


图 1

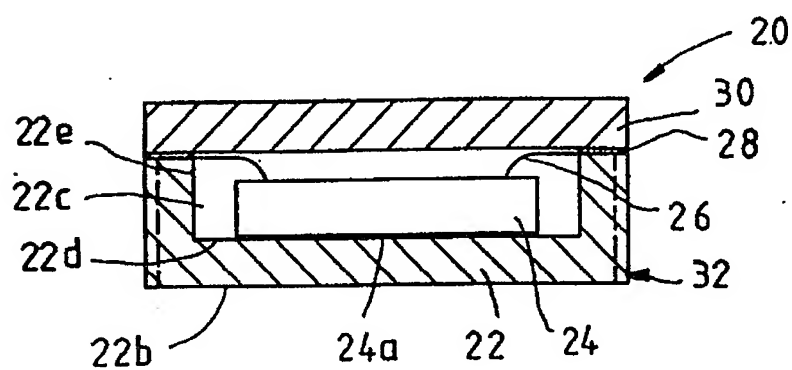


图 2

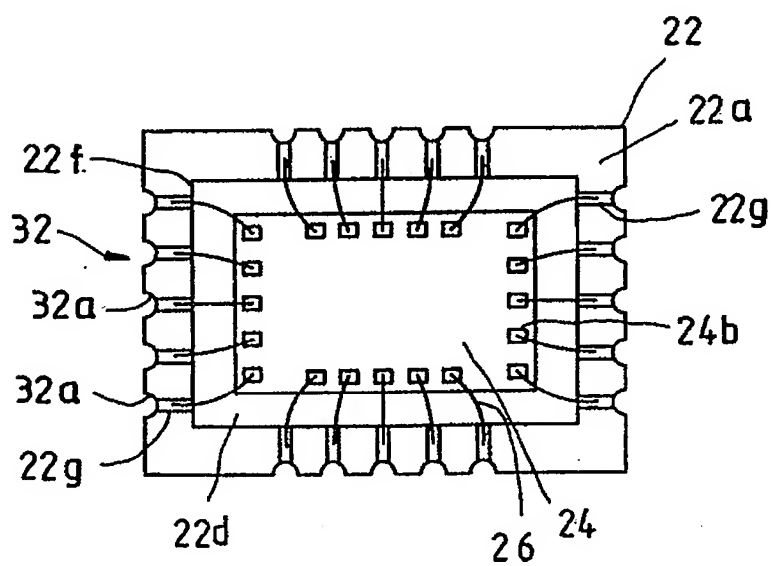


图 3

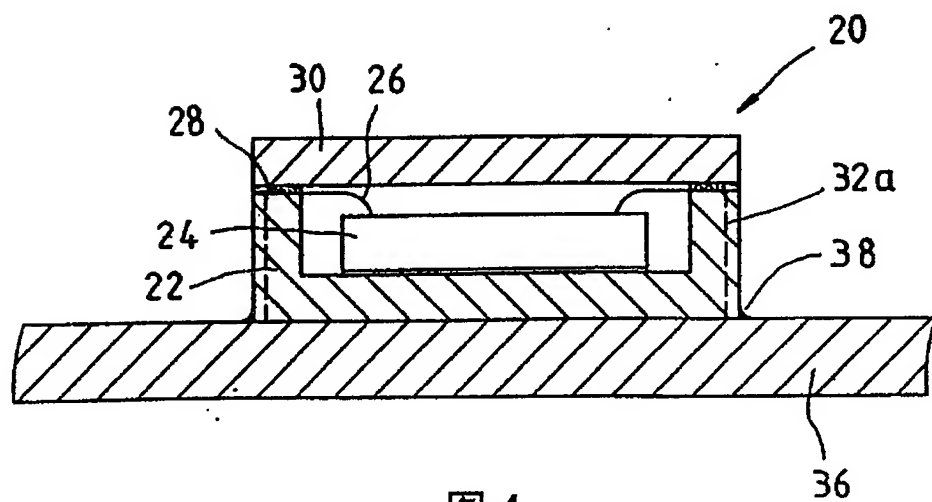


图 4

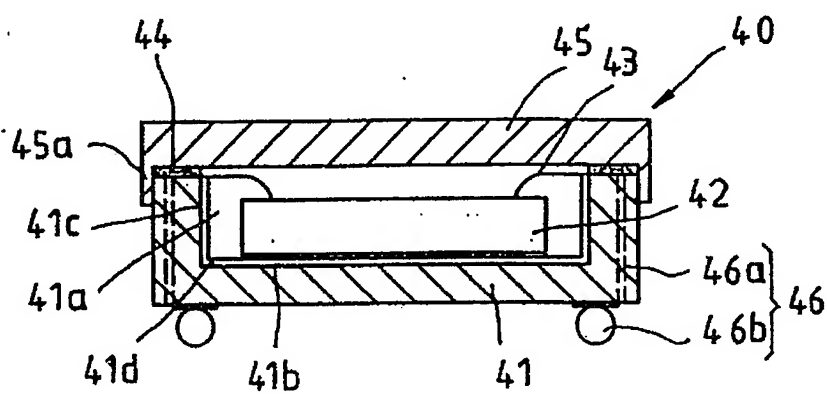


图 5

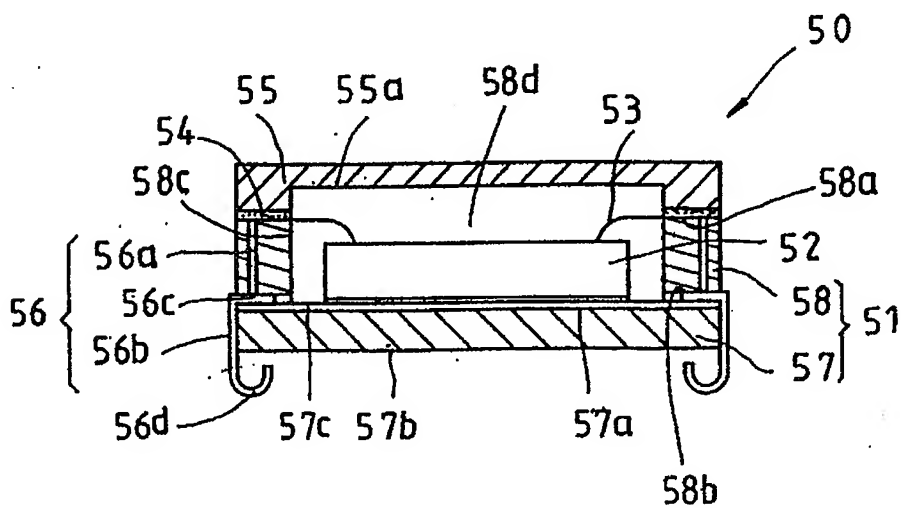


图 6

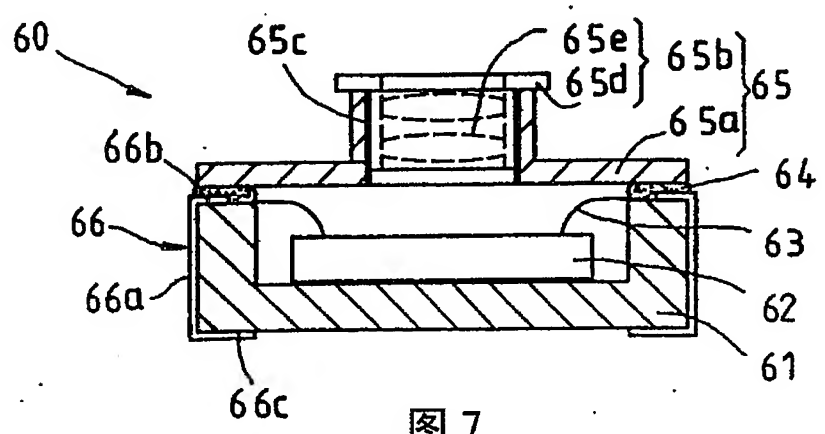


图 7

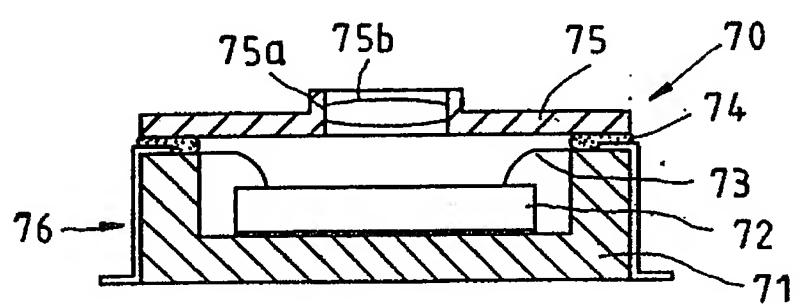


图 8

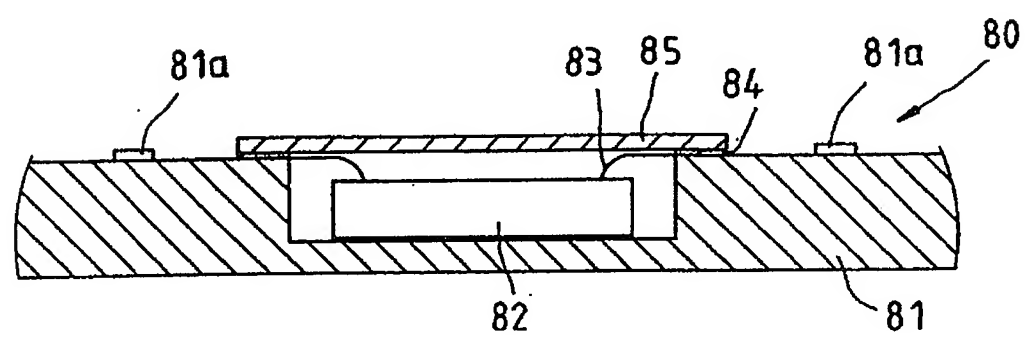


图 9

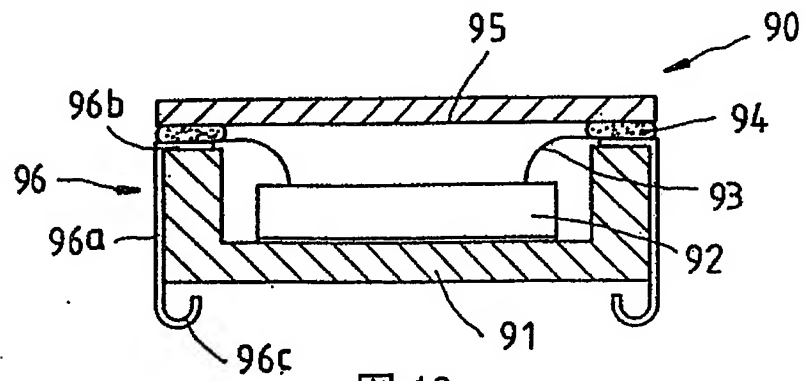


图 10